

## CIRCUIT AND METHOD FOR CONTROLLING GENERATION OF CLAMP SIGNAL

Publication number: JP7015742

Publication date: 1995-01-17

Inventor: BOKU DAICHIN; KOU KODAI; KEN JIYUURETSU

Applicant: SAM SUNG ELECTRONIC

Classification:

- International: H04N9/72; G09G5/00; H04N5/08; H04N5/18;  
H04N9/72; G09G5/00; H04N5/08; H04N5/18; (IPC1-7);  
H04N9/72

- European: G09G5/00T4; H04N5/08; H04N5/18

Application number: JP19940040044 19940310

Priority number(s): KR19930003476 19930310; KR19930006852 19930423;  
KR19930008339 19930514; KR19930008546 19930519;  
KR19930008547 19930519

Also published as:

US5502498 (A1)

GB2276509 (A)

DE4408125 (A1)

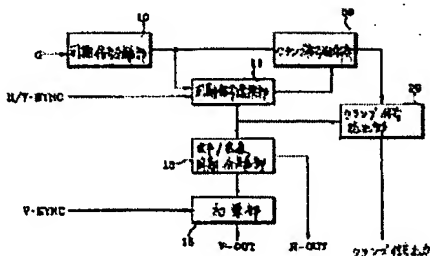
CN1102281 (A)

CN1087560C (C)

Report a data error here

### Abstract of JP7015742

**PURPOSE:** To automatically control the trigger position of a clamp signal by discriminating the existence of a synchronizing ON green signal and outputting a logic signal. **CONSTITUTION:** When a green signal or a synchronizing ON green signal is inputted to a synchronizing signal separation part 10, the separation part 10 separates a synchronizing signal and supplies the separated synchronizing signal to a synchronizing selection part 11. When the synchronizing signal outputted from the separation part 10 and a horizontal/vertical synchronizing signal are simultaneously inputted, the selection part 11 outputs a synchronizing signal selectively inputted by previously set priority to a clamp signal control part 30, a clamp signal generation part 29 and a horizontal/vertical synchronization separation part 13. The generation part 29 triggers a clamp signal at the edge of the synchronizing signal and outputs the triggered clamp signal. At the time, the control part 30 inputs signals outputted from the separation part 10 and the selection part 11, discriminates the existence of the synchronizing signal and then controls the clamp signal generated from the generation part 29. Thereby the trigger position of the clamp signal can be automatically controlled.



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平7-15742

(43) 公開日 平成7年(1995)1月17日

(51) Int.Cl.<sup>4</sup>

H 0 4 N 9/72

識別記号

庁内整理番号

F I

技術表示箇所

8942-5C

審査請求 未請求 請求項の数11 OL (全 22 頁)

(21) 出願番号 特願平6-40044

(22) 出願日 平成6年(1994)3月10日

(31) 優先権主張番号 1993-3476

(32) 優先日 1993年3月10日

(33) 優先権主張国 韓国 (K R)

(31) 優先権主張番号 1993-6852

(32) 優先日 1993年4月23日

(33) 優先権主張国 韓国 (K R)

(31) 優先権主張番号 1993-8339

(32) 優先日 1993年5月14日

(33) 優先権主張国 韓国 (K R)

(71) 出願人 390019839

三星電子株式会社

大韓民国京畿道水原市八達区梅灘洞416

(72) 発明者 朴 台 珍

大韓民国京畿道安養市飛山2洞サミアパートメント1 棟50号

(72) 発明者 黄 鎬 大

大韓民国ソウル市蘆原区孔陵2洞現代アートヴィラ228番地力桐1301号

(72) 発明者 權 重 烈

大韓民国京畿道水原市八達区梅灘洞梅灘住公1 団地アパートメント40 棟307号

(74) 代理人 弁理士 三好 秀和 (外1名)

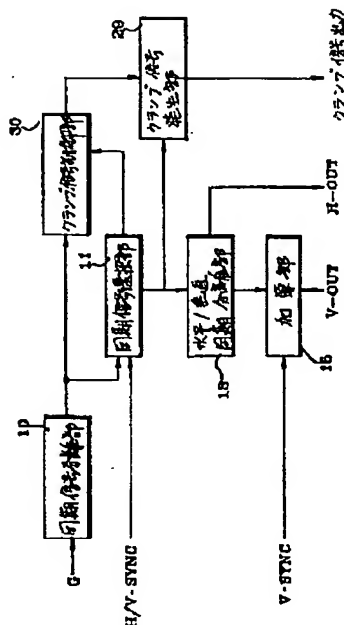
最終頁に続く

(54) 【発明の名称】 クランプ信号の発生制御回路及びその方法

(57) 【要約】

【目的】 クランプ信号のトリガの位置を自動的に制御できるクランプ信号の発生制御回路及び方法の提供。

【構成】 画像信号中のグリーン信号に合成された同期信号を分離出力する同期信号分離部17と、この分離部から分離出力される同期信号と分離入力される同期信号とを予め設定した優先順位により選択的に出力する同期信号選択部18と、この選択部から入力される水平及び垂直同期信号を分離出力する水平及び垂直同期信号分離部と、同期信号選択部18から入力された同期信号の一定なエッジにトリガさせてクランプ信号を出力するクランプ信号発生部24と、同期信号分離部17と同期信号選択部18から出力される同期信号としてグリーン信号における同期信号の合成有無と自体分離入力される同期信号の入力有無とを判別してクランプ信号発生部の出力を制御するクランプ信号の制御手段とを具備する構成。



【特許請求の範囲】

【請求項1】 画像信号中のグリーン信号に合成された同期信号を分離出力する同期信号分離部と、

前記同期信号分離部から分離出力される同期信号と自体分離入力される同期信号とを予め設定した優先順位により選択的に出力する同期信号選択部と、

前記同期信号選択部から入力される水平及び垂直同期信号を分離出力する水平及び垂直同期信号分離部と、

前記同期信号選択部から入力された同期信号の一定なエッジにトリガさせてクランプ信号を出力するクランプ信号発生部と、からなるクランプ信号の制御回路で構成されたクランプ信号の発生制御回路において、

前記同期信号分離部と前記同期信号選択部から出力される同期信号として、グリーン信号における同期信号の合成有無と自体分離入力される同期信号の入力有無とを判別して前記クランプ信号発生部の出力を制御するクランプ信号の制御手段を具備することを特徴とするクランプ信号の発生制御回路。

【請求項2】 前記クランプ信号の信号制御手段は、

前記同期信号選択部から入力される水平同期信号の有無を判別し、その判別結果を論理信号で出力するセパレート同期信号の判別部と、

前記セパレート同期信号の判別部から入力される論理信号によりクリアされ、前記同期信号分離部から出力される信号によりエネーブルされることにより、クロック端へ入力される信号を所定の時間カウントしてクランプ制御信号へ出力するカウンタと、

前記カウンタから出力されるクランプ制御信号を反転したと信号と前記水平同期信号とを論理積して前記カウンタのクロック端へ入力するフィードバック手段とからなることを特徴とする請求項1記載のクランプ信号の発生制御回路。

【請求項3】 同期信号が映像信号に合成された同期信号であるか自体分離入力される同期信号であるかを判別してクランプ信号の出力を制御するクランプ信号の発生制御方法において、

グリーン信号に同期信号が合成されておらず同時に水平／垂直同期信号の入力端を通じて同期信号が入力されていないと判別されれば、ローレベルのクランプ信号を出力する過程と、

グリーン信号にのみ同期信号が合成されていると判別されれば、同期信号の後部分でトリガされたクランプ信号を発生させる過程と、

グリーン信号に同期信号が合成されており、同時に水平／垂直同期信号の入力端を通じて同期信号が入力されたと判別されれば、同期信号の後部分でトリガされたクランプ信号を発生させる過程と、

グリーン信号には、同期信号が合成されていなく、水平／垂直同期信号の入力端を通じてのみ同期信号が入力されたと判別されれば、同期信号の前部分でトリガされた

クランプ信号を発生させる過程と、を含むことを特徴とするクランプ信号の発生制御方法。

【請求項4】 映像合成同期信号の入力部を通じて入力される同期オングリーン信号で同期信号のみを分離する映像合成同期信号分離部と、

第1、第2 TTLレベルの同期信号入力部を通じて入力される第1、第2 TTLレベル同期信号中の一つを選択して合成するTTLレベル同期信号処理及び合成部と、

前記映像合成同期信号分離部とTTLレベルの同期信号処理及び合成部から出力される同期信号を選択的に出力する同期信号選択部と、

前記同期進行選択部から出力される同期信号の極性を常に一定に維持させて出力する同期信号処理部と、

入力信号の極性により出力するクランプ信号のトリガの位置を変換させるクランプ信号の発生部と、を有するクランプ信号の発生制御回路において、

前記映像合成同期信号分離部の出力信号を所定の時間遅らせる遅延部と、

前記遅延部の出力信号と前記同期信号処理部の出力信号として映像合成同期信号の有無を判別する映像合成同期信号判別部と、

前記映像合成同期信号判別部から出力される映像合成同期信号の有無の判別結果により論理信号を出力するパルス感知部と、

前記パルス感知部の出力論理信号により前記同期信号処理部から前記クランプ信号出力部へ入力される信号の極性を変換させるパルス変換部からなることを特徴とするクランプ信号の発生制御回路。

【請求項5】 前記映像合成同期信号判別部は、前記遅延部から出力される信号がクリア端へ入力され、前記同期信号処理部から出力される信号が第1入力端へ入力されるとともに第2入力端はローで固定され、反転出力端へ判別信号を出力するマルチバイブレータからなることを特徴とする請求項4記載のクランプ信号の発生制御回路。

【請求項6】 前記パルス感知部は、クリア端と第1入力端がハイで固定されるとともに、他の第2、3の入力端に連結されたコンデンサ及び抵抗により時定数が決定されてから第4入力端へ入力される前記映像合成同期信号判別部の判別信号により反転出力端へパルス波を出力するマルチバイブレータからなることを特徴とする請求項4記載のクランプ信号の発生制御回路。

【請求項7】 前記パルス変換部は、前記同期信号処理部から出力される第1入力信号と前記パルス感知部から出力される第2入力信号を排他的論理和と組み合わせる前記クランプ信号発生部から出力する排他的論理和ゲートからなることを特徴とする請求項4記載のクランプ信号の発生制御回路。

【請求項8】 モニタへ印加される同期信号の形態が同期オングリーン信号であるセパレート同期信号であるか

を判別して論理信号を出力する同期信号判別部と、  
前記同期信号判別部から出力される論理信号と前記セバ  
レートの同期信号を排他的論理和と組み合わせて出力す  
る排他的論理和ゲートとが構成されることにより、モニ  
タへ印加される同期信号の形態により発生されるクラン  
プ信号の出力を制御するクランプ信号の発生制御回路に  
おいて、

前記同期判別部の出力論理信号が同期オングリーン信号  
に該当する信号であると、水平同期信号のバックポーチ  
でトリガされる信号を出力するクランプ信号発生部と、  
前記同期信号判別部の出力論理信号がセバレート同期信  
号に該当する信号であると、水平同期信号のフロントポ  
ーチで所定の時間遅延されてトリガされるクランプ信号  
を出力する遅延部と、

前記同期信号判別部の判別論理信号の入力により前記ク  
ランプ信号発生部及び前記遅延部の出力を選択的に出力  
するクランプ信号選択部とからなることを特徴とするク  
ランプ信号の制御回路。

【請求項9】 前記クランプ信号の発生は、  
入力端はハイで固定され、フィードバック信号によりク  
リアされることにより、前記排他的論理和ゲートから正  
極性の信号が出力されるとき、論理ハイの信号を出力す  
る第1フリップフロップと、

前記第1フリップフロップの出力信号がクリア信号へ入  
力され、基準クロックと前記フィードバック信号が論理  
積して入力されることにより、カウンティング動作して  
その出力信号を反転してフィードバック信号へ出力する  
第1カウンタからなることを特徴とする請求項8記載の  
クランプ信号の発生制御回路。

【請求項10】 前記遅延部は、  
入力端はハイで固定され、フィードバック信号によりク  
リアされることにより、前記排他的論理和ゲートから負  
極性の信号が出力されるときに論理ハイの信号を出力す  
る第2フリップフロップと、

前記第2フリップフロップの出力信号がクリア信号へ入  
力されることにより、前記基準クロックと前記フィード  
バック信号が論理積された信号を所定の時間でカウンテ  
ィングして第1カウンティング信号と第2カウンティン  
グ信号を出力する第2カウンタと、

前記第2カウンタ出力の前記第1カウンティング信号と  
第2カウンティング信号とを論理積した後に反転して  
前記フィードバック信号を提供するフィードバック手段  
と、

入力端がハイで固定され、前記フィードバック信号がク  
リア信号へ入力され、前記カウンティング信号がクロッ  
ク信号へ入力されることにより、前記クロック信号に比  
べて所定の時間に遅延された信号を出力する第3フリッ  
プフロップからなることを特徴とする請求項8記載のク  
ランプ信号の発生制御回路。

【請求項11】 前記クランプ信号の選択部は、

前記同期信号判別部の出力信号と前記遅延部との出力信  
号を論理積した信号と、

前記同期信号判別部の出力信号が反転された信号と前記  
クランプ信号の発生部内の第1フリップフロップの出力  
信号を論理積した信号を論理合して出力することとを特徴  
とする請求項8記載のクランプ信号の発生制御回路。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 この発明は、クランプ信号の発生  
制御回路及びその方法に関し、さらに詳しくは画像のデ  
ィスプレイのためにモニタへ出力される映像信号中にグ  
リーン信号に同期信号が合成されているかを判別してそ  
の判別された結果により出力されるクランプ信号を自動  
的に制御するクランプ信号の発生制御回路及びその方法  
に関する。

【0002】

【従来の技術】 一般に、モニタの画面出力装置は、ビデ  
オカードという。このような、ビデオカードは使われる  
モニタの機種により多様な種類がある。各種のビデオカ  
ードから出力される信号としては画像を形成するための  
レッド (Red、以下Rという)、グリーン (Green、  
以下Gという)、ブルー (Blue、以下Bという) 信号  
と水平及び垂直同期信号がある。

【0003】 このようなビデオカードから出力される水  
平及び垂直同期信号は、R、G、B信号と分けられて出  
力される場合があり、G信号と混合されて出力する場合  
がある。このとき、水平及び垂直同期信号がグリーン信  
号に混合されて出力される信号は、“同期オングリーン  
信号 (Sync on Green Signal)” とし、水平及び垂直同  
期信号の出力端に分けて出力される信号は“セバレート  
同期信号 (Separate Sync Signal)” とする。

【0004】 そして、セバレート同期信号中の水平同期  
信号は、H-SYNCとし、垂直同期信号はV-SYN  
Cとする。また、クランプ信号は、ビデオ信号のレベル  
を固定させる信号として認識され、クランピング信号に  
よりクランピングされるレベルはビデオ信号がOVと固  
定される位置である。

【0005】 このような、ビデオカードから出力される  
信号の一般的な波形図が図10である。図10は、純粋  
R信号を示す波形図、純粋G信号を示す波形図、純粋B  
信号を示す波形図、セバレート同期信号中のH-SYN  
Cを示す波形図、セバレート同期信号中のV-SYNC  
を示す波形図、水平及び垂直同期信号がグリーン信号に  
合成された状態すなわち、同期オングリーン信号の各波  
形図を示す。

【0006】 図10のR、G、B信号の電圧レベルは、  
常に同じでなければならない。しかし、図10の同じH  
-SYNC及びV-SYNC信号がグリーン信号に混合  
される場合、図10の同期オングリーン信号はそのレベ  
ルが図1のR、G、Bとは異なることになる。すなわ

ち、同期オングリーン信号の電圧レベルは、図10のR、G、Bの電圧レベルに同期信号が載せられたレベルだけ上がるようになる。

【0007】しかし、一般的に図10のように提供される信号の電圧レベルは常に同じでなければならない。このように、各信号の電圧レベルが一定するように調整するためにクランプ信号が使われ、図10の同期オングリーン信号においてクランプ信号が出力される部分が基準電圧すなわちOVになる。

【0008】すなわち、図10の同期オングリーン信号のa部分にクランプ信号が出力されれば、a部分の電位がOVと認識され、b部分にクランプ信号が出力されれば、b部分の電位がOVと認識される。

【0009】このとき、OVと認識されるレベルを基準としてモニタでビデオ信号が処理される。そして、クランプ信号はモニタへ入力される同期信号のタイプすなわち、セパレート同期信号であるか又は同期オングリーン信号であるかにより水平同期信号のフロントまたはバックポーチでトリガされて出力されなければならない、これによりビデオ信号のレベルが決定されるので、クランプ信号を同期信号の形態に合うように出力することは非常に重要である。

【0010】図11は従来のクランプ信号発生制御回路図である。グリーン信号入力端Gを通じて図10の同期オングリーン信号が同期信号分離部10へ入力されれば、内部に予め設定した基準電圧により同期信号が分けられて同期信号選択部11へ提供され、水平同期信号及び垂直同期信号は同期信号選択部11へ提供される。

【0011】このとき、同期信号分離部10には、図10の純粋なG信号だけ入力させることもでき、図10の同期オングリーン信号を入力させることもできる。同様に、同期信号選択部11の入力側へは、水平同期信号及び垂直同期信号を入力させることもでき、入力させないこともできる。

【0012】同期信号選択部11に同期信号分離部10の出力信号と水平/垂直同期信号が同時に入力される場合には、水平/垂直同期信号が優先的に選択されてクランプ信号発生部12と水平/垂直同期分離部13へ出力される。

【0013】クランプ信号発生部12は、同期信号選択部11から選択的に出力する同期信号のエッジをトリガさせてクランプ信号を出力する。このとき、出力されたクランプ信号は、同期信号の前または後部分に載るが、前/後の転換がスイッチング部14のスイッチングにより手動で成る。

【0014】一方、水平/垂直同期分離部13は、同期信号選択部11から選択的に出力される水平/垂直同期信号をローパスフィルタ（図示せず）などを使って水平同期信号と垂直同期信号から分離する。このとき、水平/垂直同期分離部13から分けられた水平同期信号は、

そのまま図示されないモニタへ出力され、垂直同期信号は加算部15に入力される。加算部15は、水平/垂直同期分離部13から出力される垂直同期信号と異なる一方の側へ入力される垂直同期信号を加算して図示されないモニタへ出力する。

【0015】図12は図11と類似した従来のクランプ信号の発生制御回路を簡略に示すブロック図であり、同期オングリーン信号とTTLレベルの同期信号中のどれか一つを選択してクランプ信号を出力するものである。

【0016】先ず、映像合成同期信号入力部16を通じて入力された同期オングリーン信号は、同期信号分離部17で純粋な同期信号だけ分けられて同期信号選択部18へ入力される。そして、第1、第2のTTLレベル同期信号は、第1、第2のTTLレベル同期信号入力部19、20を通じてTTLレベル同期信号処理及び合成部21に入力される。

【0017】このとき、TTLレベルの同期信号とは一般的に電子回路で使われるロー/ハイ概念0V/5Vのレベルで入力される信号を言う。第1、第2のTTLレベルの同期信号は、普通パーソナルコンピュータなどで本体2個に1個のモニタだけを連結して使用するとき、それぞれの本体からモニタへ印加される互いに異なる二つの種類の同期信号である。

【0018】TTLレベル同期信号処理及び合成部21は、第1、第2のTTLレベル同期信号入力部19、20から出力される第1、第2のTTLレベルの同期信号中の一つを図示しないスイッチングなどを用いて手動で選択して処理した後、同期信号選択部18へ出力する。

【0019】同期信号選択部18は、同期信号分離部17とTTLレベル同期信号処理及び合成部21から入力される同期信号中のどれか一つの信号を図示しないスイッチなどを使って手動で選択した後この選択された同期信号を同期信号処理部22へ出力する。同期信号処理部22は入力される同期信号の極性を常に一定に維持させて同期信号出力部23へ出力するとともにクランプ信号発生部24へ出力する。クランプ信号発生部24では、入力された同期信号のバックポーチでトリガされるクランプ信号を発生させてクランプ信号出力部25へ出力する。

【0020】図13は、図11のクランプ信号発生部12の詳細回路図を示すもので、図11の同期信号選択部11から出力される水平同期信号が排他的論理和ゲート26の入力側へ入力され、同期信号判別部27は図11のスイッチング部14から入力されるスイッチング制御信号により信号を判別してこれによる論理信号を排他的論理和ゲート26の他の入力側へ入力する。

【0021】排他的論理和ゲート26は、同期信号判別部27から出力される論理信号と水平同期信号とを論理合した信号をマルチバイプレータ28へ出力し、この入力された信号によりマルチバイプレータ28は一方の側

に連結されたコンデンサC及び抵抗Rの時定数によりデューティが決定され、所定の周波数信号を出力する。このとき、トリガの時点は、マルチバイブレータ28の入力信号により決定される。

【0022】図14を参照して図13の動作をさらに詳細に説明する。同期信号判別部27は、モニタ（図示せず）へ印加される信号が同期オングリーン信号であると、ローレベルの論理信号を出力し、セバレート同期信号であると、ハイレベルの論理信号を出力する。

【0023】従って、図14（A）の①に示すように、水平同期信号が水平同期信号端を通じて排他的論理和ゲート26の一つの入力端へ提供され、同期信号判別部27により図示しないモニタへ印加される同期信号が（A）のように同期オングリーン信号と判別されて（A）の②のようにロー信号として排他的論理和ゲート26の他の入力端へ提供されれば、排他的論理和ゲート26の出力は（A）の③のように入力と同じ位相の信号となって出力される。

【0024】そして、排他的論理和ゲート26の出力は、マルチバイブレータ28へ入力された後、マルチバイブレータ28は時定数R、Cにより出力パルスデューティが調整されて図14（A）④に示すように同期信号のバックボーンでトリガされたクランプ信号を出力す。

【0025】一方、図14（B）の①に示すように、水平同期信号が水平同期信号端を通じて排他的論理和ゲート26の一つの入力端へ提供され、同期信号判別部27により図示しないモニタへ印加される同期信号が図14（B）のようにセバレート同期信号と判別されて図14（B）の②のようにハイ信号として排他的論理和ゲート26の他の入力端へ提供されれば、排他的論理和ゲート26の出力は図14（B）の③に示すように入力が反転された信号が出力される。

【0026】そして、排他的論理和ゲート26の出力によりマルチバイブレータ28は、一方の側に連結されたコンデンサC及び抵抗Rによる時定数により出力パルスのデューティを決定し、図14（B）の④のように同期信号のフロントボーンでトリガされたクランプ信号を出力する。

【0027】このとき、マルチバイブレータ28の出力クランプ信号のトリガの位置は、排他的論理和ゲート26の出力信号のレベルにより決定される。

【0028】すなわち、排他的論理和ゲート26の出力がハイであると、バックボーンでトリガされ、ローであると、フロントボーンでトリガされる。

【0029】しかし、このような、クランプ信号の発生及び制御回路において、図11、図12に示す回路によつては次のような問題点があった一番目は、クランプ信号を同期信号の前部分にトリガさせるとき、同期信号が載ったグリーン信号と水平/垂直同期信号の入力端を通った同期信号が同時に入力される場合にビデオ基準レベ

ルの差異で非正常的な画像がディスプレイされる。

【0030】二番目は、クランプ信号を同期信号の後部分にトリガさせる時、ブランキング期間と同期信号との間にマージンがない場合（例えば、V-7 VRAM2など）ビデオ信号部分にクランプ信号が載るので、ビデオ信号部分が0Vになってビデオ画面が現れない。

【0031】三番目は、クランプ信号を同期信号の前または後部分にトリガさせるための手動スイッチを使うとき、前・後の転換を手動でスイッチングするため非専門家である使用者としては混乱を招来する。

【0032】また、図13の従来のクランプ信号の発生回路においては、図14（B）に示すように、セバレート同期信号がモニタへ入力される場合、セバレート同期信号中のブランキングタイミングと同期タイミングが同じ信号（例、V-7 VRAM II など）が入力されるとき、R、G、Bの複合ビデオ信号がデートなどを通過するとき、発生する遅延時間によりマルチバイブレータ28から出力されるクランプ信号のタイミングが適宜でなく、クランプ信号が複合ビデオ信号部分から発生されるので、複合ビデオ信号部分が0Vになってビデオの画面が現れないセグメント現象が発生する問題点があった。

【0033】

【発明が解決しようとする課題】従って、この発明の目的は、クランプ信号のトリガの位置を自動的に制御できるクランプ信号の発生制御回路を提供することにある。

【0034】この発明の他の目的は、クランプ信号のトリガポイントを自動的に転換させることができるクランプ信号の発生制御方法を提供することにある。

【0035】この発明の又他の目的は、クランプ信号のトリガの位置を変更させることができ、同期信号の状態に関係無く映像信号が常に一定な増幅特性を得ることができ、マルチシンクモニタの受信範囲をひろげることができるクランプ信号の発生制御回路を提供することにある。

【0036】

【課題を解決するための手段】上記目的を達成するために、この発明は、画像信号中のグリーン信号に合成された同期信号を分離出力する同期信号分離部と、前記同期信号分離部から分離出力される同期信号と自体分離入力される同期信号とを予め設定した優先順位により選択的に出力する同期信号選択部と、前記同期信号選択部から入力される水平及び垂直同期信号を分離出力する水平及び垂直同期信号分離部と、前記同期信号選択部から入力された同期信号の一定なエッジにトリガさせてクランプ信号を出力するクランプ信号発生部と、からなるクランプ信号の制御回路で構成されたクランプ信号の発生制御回路において、前記同期信号分離部と前記同期信号選択部から出力される同期信号として、グリーン信号における同期信号の合成有無と自体分離入力される同期信号の

入力有無とを判別して前記クランプ信号発生部の出力を制御するクランプ信号の制御手段を具備することを特徴とする。

【0037】そして、この構成において、前記クランプ信号の信号制御手段は、前記同期信号選択部から入力される水平同期信号の有無を判別し、その判別結果を論理信号で出力するセパレート同期信号の判別部と、前記セパレート同期信号の判別部から入力される論理信号によりクリアされ、前記同期信号分離分から出力される信号によりエネブルされることにより、クロック端へ入力される信号を所定の時間カウントしてクランプ制御信号へ出力するカウンタと、前記カウンタから出力されるクランプ制御信号を反転したと信号と前記水平同期信号とを論理積して前記カウンタのクラック端へ入力するフィードバック手段とを具備することができる。

【0038】また、本発明は、同期信号が映像信号に合成された同期信号であるか自体分離入力される同期信号であるかを判別してクランプ信号の出力を制御するクランプ信号の発生制御方法において、グリーン信号に同期信号が合成されておらず同時に水平/垂直同期信号の入力端を通じて同期信号が入力されていないと判別されれば、ローレベルのクランプ信号を出力する過程と、グリーン信号にのみ同期信号が合成されていると判別されれば、同期信号の後部分でトリガされたクランプ信号を発生させる過程と、グリーン信号に同期信号が合成されており、同時に水平/垂直同期信号の入力端を通じて同期信号が入力されたと判別されれば、同期信号の後部分でトリガさせたクランプ信号を発生させる過程と、グリーン信号には、同期信号が合成されていなく、水平/垂直同期信号の入力端を通じてのみ同期信号が入力された

と判別されれば、同期信号の前部分でトリガさせたクランプ信号を発生させる過程と、を含むことを特徴とする。

【0039】また、本発明は、映像合成同期信号の入力端を通じて入力される同期オングリーン信号で同期信号のみを分離する映像合成同期信号分離部と、第1、第2 T T L レベルの同期信号入力端を通じて入力される第1、第2 T T L レベル同期信号中の一つを選択して合成する T T L レベル同期信号処理及び合成部と、前記映像合成同期信号分離部と T T L レベルの同期信号処理及び合成部から出力される同期信号を選択的に出力する同期信号選択部と、前記同期進行選択部から出力される同期信号の極性を常に一定に維持させて出力する同期信号処理部と、入力信号の極性により出力するクランプ信号のトリガの位置を変換させるクランプ信号の発生部と、を有するクランプ信号の発生制御回路において、前記映像合成同期信号分離部の出力信号を所定の時間遅らせる遅延部と、前記遅延部の出力信号と前記同期信号処理部の出力信号として映像合成同期信号の有無を判別する映像合成同期信号判別部と、前記映像合成同期信号判別部か

ら出力される映像合成同期信号の有無の判別結果により論理信号を出力するパルス感知部と、前記パルス感知部の出力論理信号により前記同期信号処理部から前記クランプ信号出力部へ入力される信号の極性を変換させるパルス変換部からなることを特徴とする。

【0040】そして、この構成において、前記映像合成同期信号判別部は、前記遅延部から出力される信号がクリア端へ入力され、前記同期信号処理部から出力される信号が第1入力端へ入力されるとともに第2入力端はロ一で固定され、反転出力端へ判別信号を出力するマルチパイプリータからなることができ、また、前記パルス感知部は、クリア端と第1入力端がハイで固定されるとともに、他の第2、3の入力端に連結されたコンデンサ及び抵抗により時定数が決定されてから第4入力端へ入力される前記映像合成同期信号判別部の判別信号により反転出力端へパルス波を出力するマルチパイプリータからなることができ、さらにまた、前記パルス変換部は、前記同期信号処理部から出力される第1入力信号と前記パルス感知部から出力される第2入力信号を排他的論理和と組み合わせて前記クランプ信号発生部から出力する排他的論理和ゲートからなることができる。

【0041】また、本発明は、モニタへ印加される同期信号の形態が同期オングリーン信号であるセパレート同期信号であるかを判別して論理信号を出力する同期信号判別部と、前記同期信号判別部から出力される論理信号と前記セパレートの同期信号を排他的論理和と組み合わせて出力する排他的論理和ゲートとが構成されることにより、モニタへ印加される同期信号の形態により発生されるクランプ信号の出力を制御するクランプ信号の発生制御回路において、前記同期判別部の出力論理信号が同期オングリーン信号に該当する信号であると、水平同期信号のバックポーチでトリガされる信号を出力するクランプ信号発生部と、前記同期信号判別部の出力論理信号がセパレート同期信号に該当する信号であると、水平同期信号のフロントポーチで所定の時間遅延されてトリガされるクランプ信号を出力する遅延部と、前記同期信号判別部の判別論理信号の入力により前記クランプ信号発生部及び前記遅延部の出力を選択的に出力するクランプ信号選択部とからなることを特徴とする。

【0042】この構成において、前記クランプ信号の発生は、入力端はハイで固定され、フィードバック信号によりクリアされることにより、前記排他的論理和ゲートから正極性の信号が出力されるとき、論理ハイの信号を出力する第1フリップフロップと、前記第1フリップフロップの出力信号がクリア信号へ入力され、基準クロックと前記フィードバック信号が論理積して入力されることにより、カウンティング動作してその出力信号を反転してフィードバック信号へ出力する第1カウンタからなることができ、また、前記遅延部は、入力端はハイで固定され、フィードバック信号によりクリアされることに

より、前記排他的論理和ゲートから負極性の信号が出力されるときに論理ハイの信号を出力する第2フリップフロップと、前記第2フリップフロップの出力信号がクリア信号へ入力されることにより、前記基準クロックと前記フィードバック信号が論理積された信号を所定の時間でカウンティングして第1カウンティング信号と第2カウンティング信号を出力する第2カウンタと、前記第2カウンタ出力の前記第1カウンティング信号と第2カウンティング信号とを論理積した後反転して前記フィードバック信号を提供するフィードバック手段と、入力端がハイで固定され、前記フィードバック信号がクリア信号へ入力され、前記カウンティング信号がクロック信号へ入力されることにより、前記クロック信号に比べて所定の時間に遅延された信号を出力する第3フリップフロップからなることができ、さらにまた、前記クランプ信号の選択部は、前記同期信号判別部の出力信号と前記遅延部との出力信号を論理積した信号と、前記同期信号判別部の出力信号が反転された信号と前記クランプ信号の発生部内の第1フリップフロップの出力信号を論理積した信号を論理合して出力することができるものとする

【0043】

【作用】上記構成によれば、同期オングリーン信号の有無を自動的に判別してそれによる論理信号を出力することにより、クランプ信号のトリガの位置を自動的に制御できる。

【0044】また、グリーン信号に同期信号が合成されたかの可否を用いることにより、クランプ信号のトリガポイントを自動的に転換させることができる。

【0045】また、遅延回路及び多数のマルチバイブレータを構成させて同期オングリーン信号の有無を自動的に判別することで、クランプ信号のトリガの位置を変更させることができ、同期信号の状態に関係無く映像信号が常に一定な増幅特性を得ることができ、マルチシンクモニタの受信範囲をひろげることができる。

【0046】

【実施例】以下、添付した図面を参照してこの発明によるクランプ信号の自動制御回路に対する望ましい一実施例を詳細に説明する。

【0047】図1は、この発明によるクランプ信号の自動制御回路の一実施例を示すブロック図であり、上出の

図11と同一な参照符号は同一部品を示すものであるもので、これらに対する説明は省略する。

【0048】この発明は、図11のスイッチング部14の代わりに、クランプ信号制御部30を構成に具備させたもので、クランプ信号制御部30の一方の入力側は同期信号分離部10の出力信号が入力されるように連結されており、他の一方の入力側には、同期信号選択部11から出力される信号が入力されるように連結されている。そして、クランプ信号制御部30は、出力信号がクランプ信号発生部29へ出力されるように連結されている。以下、この発明の動作をさらに詳細に説明する。

【0049】同期信号分離部10へ図10に示したG信号や同期オングリーン信号が入力されれば、同期信号分離部10は予め設定された電圧レベルにより同期信号が分離されて同期信号選択部11へ提供され、このとき、同期信号選択部11の他の一方の側へはセパレート同期である水平及び垂直同期信号が入力されることができる。

【0050】すなわち、同期信号分離部10には、図10に示したG信号が入力されることもでき、図10に示した同期オングリーン信号が入力されることもできる。そして、同期信号選択部11の他の一方の側へは、水平及び垂直同期信号が入力されることもでき、水平/垂直同期信号が入力されないこともある。

【0051】従って、同期信号分離部10の出力同期信号と水平/垂直同期信号が同時に同期信号選択部11へ入力された場合、同期信号選択部11は予め設定された優先順位により選択的に入力された同期信号をクランプ信号制御部30とクランプ信号発生部29及び水平/垂直同期分離部13へ出力する。

【0052】クランプ信号発生部29は、同期信号選択部11で選択して出力される同期信号の一定なエッジでクランプ信号をトリガさせて出力する。このとき、クランプ信号制御部30は、同期信号分離部10から出力される信号と同期信号選択部11から出力される信号を入力して同期信号の有無を判別した後、クランプ信号発生部29から発生されるクランプ信号を下記の〈表-1〉のように制御する。

【0053】

【表1】



|                       |                 |
|-----------------------|-----------------|
| 入力同期信号判別              | クランプ信号発生部12の出力  |
| 同期信号無                 | ローレベルの信号出力      |
| 同期オングリーン              | 同期信号の後部分でトリガさせる |
| セバレート同期               | 同期信号の前部分でトリガさせる |
| 同期オングリーン +<br>セバレート同期 | 同期信号の後部分でトリガさせる |

前記表-1>で知られるごとく、同期信号がないと判別されれば、クランプ信号制御部30は、クランプ信号発生部29がローレベルの信号を出力するように制御し、グリーン信号に同期信号が合成されていると判別されるか同期オングリーン信号とセバレート同期である水平/垂直同期信号が同時に入力されたかと判別されれば、クランプ信号発生部29が同期信号の後部分でクランプ信号をトリガさせて発生させるように制御する。

【0054】しかし、同期オングリーン信号でなく、水平/垂直同期を通じて同期信号が提供されると判別されれば、同期信号の前部分でクランプ信号をトリガさせて発生させるように制御する。

【0055】従って、同期オングリーン信号やセバレート同期である水平/垂直同期信号の入力有無を判別してクランプ信号のトリガの位置を自動的に転換させることにより、スイッチングの手動操作による非専門的なユーザの混乱を止めて電圧レベルの差により非正常的なビデオがディスプレイされるとか、クランプ信号を同期信号の後部分から発生させるとき、ブランキング期間と同期信号との間にマシニングがない場合に発生するセグメント現象を防止することができる。

【0056】図2は、この発明によるクランプ信号の発生制御回路の他の実施例を示すブロック図であり、図12に示したものの同一参照符号は同一部品を示すので、これらに対する詳細な説明は省略する。

【0057】映像合成同期信号入力部16を通じて入力される同期オングリーン信号で同期信号だけを分離する映像合成同期信号分離部17の出力は、入力される多数の同期信号中のどれか一つを選択して出力する同期信号選択部18と入力信号を所定の時間遅延させる遅延部31に印加され、遅延部31の出力端には同期オングリーン信号の入力有無を判別する映像合成同期信号判別部32が連結される。

【0058】そして、同期信号選択部18の出力波形の極性をポジティブまたはネガティブに一定に維持させる同期信号処理部33は2個の出力中1個の出力を映像合成同期信号判別部32に提供し、残り1個の出力を同期信号出力部23とパルス変換部34に同時に印加するようになっている。

【0059】そして、映像合成同期信号判別部32の出力側には、同期信号の判別によりハイまたはロー信号を出力するパルス感知部35が連結され、パルス変換部34はパルス感知部35からの入力信号により同期信号処理部33から出力された信号を反転または非反転させてクランプ信号発生部24へ出力するように連結されている。

【0060】図3は、図2に示した映像合成同期信号判別部32、パルス感知部35、パルス変換部34、クランプ信号発生部24の詳細回路図である。このとき、映像合成同期信号判別部32とパルス感知部35とは、それぞれマルチバイブレータで構成され、パルス変換部34は排他的論理和ゲート38で構成され、クランプ信号発生部24はマルチバイブレータで構成されている。

【0061】それぞれの構成に対してさらに詳細に説明すれば、同期信号判別部32を構成するマルチバイブレータ36は、クリア端CLRが遅延部31の出力側に連結され、IN1入力端は接地されて印加電圧レベルがローに固定され、IN2入力端は同期信号処理部33の出力端と連結されており、Q反転出力端がマルチバイブレータ37のIN2入力端と連結されている。

【0062】パルス感知部35を構成するマルチバイブレータ37は、IN1入力端とクリア端CLRに電源電圧が印加されるように連結されており、他の二つの入力側C、RCは時定数により出力されるトリガ波形のデューティを決定するように基準電圧がバイアスされた抵抗R1とコンデンサC1とが連結されており、Q反転出力端が排他的論理和ゲート38の入力側に連結されている。

【0063】そして、パルス変換部34を構成する排他的論理和ゲート38は、一方の側にマルチバイブレータ37の出力が印加され、他の一方の側に同期信号処理部33の出力信号が印加されるように連結されている。

【0064】また、クランプ信号発生部24を構成するマルチバイブレータ39は、クリア端CLRとIN1入力端に電源電圧Vccが印加されるように連結されており、排他的論理和ゲート38の出力信号がIN2入力端に印加されるように連結されており、他の二つの入力側C、RCは時定数により出力されるトリガ波形のデュー

ティを決定するように基準電圧がバイアスされた抵抗R2とコンデンサC2とが連結されており、Q出力端とQ反転出力端からはプランキング信号とクランプ信号が出力される。

【0065】図4(A)乃至図4(H)は、図2及び図3に同期オングリーン信号だけ入力されるとか、同期オングリーン信号とTTLレベル同期信号が同時に入力されるとき各部の波形図であり、図5は図2及び図3にTTLレベル同期信号だけが入力されるとき各部の波形図である。

【0066】このとき、図4(A)は遅延部31の出力波形図であり、同(B)は同期信号処理部33より映像合成同期信号判別部32への出力波形図であり、同(C)は映像合成同期信号判別部32の出力波形図であり、同(D)はパルス感知部35の出力波形図である。そして、同(E)は、同期信号処理部33からパルス変換部34及び同期信号出力部23へ出力される信号波形図であり、同(F)はパルス変換部34の出力波形図であり、同(G)はクランプ信号発生部24のマルチバイブレータ39の反転出力端Qの出力波形図であり、同(H)はクランプ信号発生部24のマルチバイブレータ39の非反転出力端Qの出力波形図である。

【0067】図2及び図3の動作を図4(A)乃至図4(H)及び図5(A)乃至図5(H)を参照して説明する。映像合成同期信号入力部16からのG信号上には、同期信号が合成されていることもあり、同期信号がないこともある。すなわち、同期オングリーン信号が入力されることもでき、純粋グリーン信号だけ入力されることもできる。

【0068】従って、映像合成同期信号分離部17は、予め設定された所定の電圧レベルと入力される信号を比較して所定の電圧レベル以下の信号を同期信号と認識して分離出力する。このとき、遅延部31へ入力される信号があることもあり、同期信号が存在しないこともある。このような、映像合成同期信号分離部17の出力信号が遅延部31で遅延された後、映像合成同期信号判別部32へ入力されれば、映像合成同期信号判別部32は、入力同期信号を判別する。

【0069】ここで、図1の同期信号選択部11と同一な動作をする図2の同期信号選択部18は、同期オングリーン信号の有無により予め設定された優先順位に同期信号を出力する。このように、出力される同期信号遅延部18の出力同期信号が同期信号処理部33から出力されて映像合成同期信号判別部32へ入力される。

【0070】従って、映像合成同期信号判別部32は、入力される同期信号が同期オングリーン信号であるか、TTLレベルの同期信号であるかを判別してパルス感知部35へ判別信号を出力する。この判別信号がパルス感知部35及びパルス変換部34を通じて出力されることにより、クランプ信号発生部24は、同期オングリー

ン信号だけ入力されるとか、同期オングリーン信号とTTLレベルの同期信号が同時に入力されるときは同期信号のバックボーチとトリガされるクランプ信号を出力し、TTLレベルの同期信号だけ入力されるときは同期信号のフロントボーチでトリガされるクランプ信号を出力する。

【0071】まず、同期オングリーン信号だけ入力される場合を詳細に説明する。映像合成同期信号入力部16を通じて入力された映像合成同期信号は、同期信号分離部17により純粋同期だけが分離された後、同期信号選択部18と遅延部31へ出力される。遅延部31は、同期オングリーン信号の判別のために同期信号分離部17の出力を図4(A)のように所定の時間遅延させる。

【0072】一方、同期信号分離部17の出力とTTLレベル同期信号の処理及び合成部21の出力は、同期信号選択部18に提供され、同期信号選択部18は同期信号分離部17から出力される同期信号を選択して同期信号処理部33へ出力する。

【0073】同期信号処理部33は、入力される同期信号9の極性を常に一定に維持させるのに、この発明では図4(B)のように常にポジティブ極性を維持するように同期信号処理部33をセッティングさせる。

【0074】そして、同期信号処理部33の出力図4(B)は、映像合成同期信号判別部32であるマルチバイブレータ36のIN2入力端へ提供され、遅延部31の出力図4(A)は映像合成同期信号判別部32のマルチバイブレータ36のクリア端CLRへ提供される。

【0075】このとき、図4(C)で見ると、遅延部31の出力がローであること、映像合成同期信号判別部32であるマルチバイブレータ36の反転出力Qは、無条件にハイになり、遅延部31の出力がハイであると、IN2入力端を通じて入力される同期信号のライジングエッジでローになる。

【0076】そして、マルチバイブレータ36の出力信号は、パルス感知部35を構成するマルチバイブレータ37のIN2入力端に提供される。このとき、マルチバイブレータ37は、入力されたパルスによりハイまたはローの信号を出力し、一方の側に連結された抵抗R1とコンデンサC1の時定数値を十分に大きくすると、Q反転出力端へ出力される信号が十分な時間にハイまたはロー状態を持続するようになり、マルチバイブレータ37は図4(D)のようにロー信号0Vを反転出力端Qを通じて出力する。

【0077】一方、パルス変換部34の排他的論理和ゲート38の一つの入力端にはマルチバイブレータ37の出力が図4(D)のように提供され、他の入力端には同期信号処理部33の出力が図4のように提供される。このとき、マルチバイブレータ37の出力は、図4(D)のようにロー信号であるので、排他的論理和ゲート38は同期信号処理部33から出力される同期信号を図4

(F) のようにそのまま出力する。

【0078】そして、排他的論理和ゲート38の出力は、クランプ信号発生部24のマルチバイプレータ39のIN2入力端へ提供される。このとき、マルチバイプレータ39のIN2入力端は、ボーリングエッジでパルスを認識して動作するようにセッティングされているので、マルチバイプレータ39は図4(G)、図4(H)のように排他的論理和ゲート38の出力パルスのボーリングエッジで非反転出力端Qを通じてプランキング信号を、反転出力端Qを通じてクランプ信号をクランプ信号出力部25へ出力する。このとき、マルチバイプレータ39の時定数R2、C2は、クランプ信号のパルス幅を決定する。

【0079】従って、クランプ信号発生部24は、同期オングリーン信号だけ入力されるときは図4に見るごとく、同期信号処理部33から出力される同期信号のバックボーチでトリガされるクランプ信号を出力する。

【0080】一方、同期オングリーン信号とTTLレベル同期信号が同時に入力されるときにも同期オングリーン信号だけ入力されるときと同一に認識されて処理される。

【0081】すなわち、同期信号処理部33から出力される同期信号のバックボーチでトリガされるクランプ信号を出力する。

【0082】一方、TTLレベル同期信号だけ入力されるときを見てみる。この場合には、同期オングリーン信号がないので、同期信号期信号分離部17の出力は、図5(A)のようにプランキング期間が同期信号として、同期信号選択部18へ出力される。同期信号選択部18は、TTLレベル同期信号処理及び合成部21から出力される同期信号を選択して同期信号処理部33へ出力し、同期信号処理部33は図5(B)のようにポジティブの極性を持つ同期信号を映像合成同期信号判別部32と同期信号出力部23及びパルス変換部34へ出力する。

【0083】このとき、同期信号処理部33から出力される同期信号のライジングエッジで遅延部31の出力はロー状態であるので、映像合成同期信号判別部32であるマルチバイプレータ36は反転出力端Qを通じて図5(C)のようにハイ信号Vccをパルス感知部35のマルチバイプレータ37のIN2入力端へ出力する。

【0084】そして、パルス感知部35のマルチバイプレータ37のIN2入力端は、ボーリングエッジでパルスを認識するようにセッティングされており、IN2入力端へ提供される信号はハイ信号であるので、パルス感知部35のマルチバイプレータ37は反転出力端Qを通じて図5(D)のようにハイ信号をパルス変換部34の排他的論理和ゲート38の一つの入力端へ出力する。

【0085】排他的論理和ゲート38の他の入力端は、同期信号処理部33から出力される同期信号が図5

(E) のように提供されるので、排他的論理和ゲート38は図5(F)のように同期信号処理部33から出力される同期信号を反転させてクランプ信号発生部24のマルチバイプレータ39のIN2入力端へ出力する。

【0086】このとき、マルチバイプレータ39のA入力端は、ボーリングエッジでパルスを認識して動作するようにセッティングされているので、マルチバイプレータ39は図5(G)、図5(H)のように排他的論理和ゲート38の出力パルスのボーリングエッジすなわち、同期信号処理部33から出力される同期信号のフロントボーチでトリガされるクランプ信号をクランプ信号出力部25へ出力する。このとき、マルチバイプレータ39の時定数R2、C2は、クランプ信号のパルス幅を決定する。

【0087】従って、同期オングリーン信号を所定の時間遅延させる遅延回路と多数のマルチバイプレータを構成させて映像合成同期信号とTTLレベル同期信号が同時に入力されるとき、同期オングリーン信号だけ入力されれば、同期信号のバックボーチでトリガされるクランプ信号を出力し、TTLレベル同期信号だけ入力されれば、同期信号のフロントボーチでトリガされるクランプ信号を出力することにより、映像信号の増幅を安定させるようにしてモニタの受信範囲をひろくすることができ、また、同期入力信号の状態により使用者が別途の調整をする必要をなくすることができる。

【0088】図6は、図1のクランプ信号制御部30の詳細回路図である。入力されるグリーン信号のプランキング期間を所定のレベル基準に反転増幅させた同期信号分離部10の出力信号がカウンタ40のエネーブル端Eに入力され、セバレート同期信号の有無判別するセバレート同期信号判別部41の出力はカウンタ40のクリア端CLRへ入力され、水平同期信号入力端の入力信号はアンドゲート42の一方の側の入力側に印加され、カウンタ40の任意の二つの出力端(図面では図6の出力端Q3と出力端Q6に図示される)の出力を論理積するアンドゲート43の出力信号を出力されるとともに、この出力信号がインバータ44を通じてアンドゲート42の他の入力側へ印加される。

【0089】そして、アンドゲート42の出力は、カウンタ40のクロック端CLKへ入力される。このとき、カウンタ40で第3出力端Q3と第6出力端Q6を用いたことは、所定の時間カウントするためのもので、カウント時間は変わることができ、変わるカウント時間によりカウンタ40で用いる出力端も変わる。

【0090】一方、セバレート同期信号判別部41は、2個のフリップフロップ45、46からなる。このとき、フリップフロップ45のD入力端は、5Vの電圧増と結合されており、クロック端は基準クロック(例えば、20Hz)を提供する基準クロック端CLKrefと結合されており、クリア端CLRは水平同期信号がイ

ンパタ47により反転入力されるように連結されている。

【0091】そして、フリップフロップ46のD入力端は、フリップフロップ45のQ出力端に連結されており、クロック端は基準クロック端CLKrefと結合されており、クリア端CLRは水平同期信号がインパタ47により反転入力されるように連結されている。

【0092】そして、フリップフロップ46のQ反転出力端は、カウンタ40のクリア端CLRに連結されている。図7(A)～(C)は、図6の動作による各部の波形図であり、図7(A)はセバレート同期信号だけ入力されるとき各部の動作を示す波形図であり、図7(B)は同期オングリーン信号とセバレート同期信号が同時に入力されるとき各部の動作を示す波形図であり、図7(C)は同期オングリーン信号だけ入力されるとき各部の動作波形図である。

【0093】図6の動作を図7を参照して説明する。セバレート同期信号だけ入力されるときとセバレート同期信号と同期オングリーン信号が同期に入力されるときと同期オングリーンだけ信号入力されるときを分離して説明する。

【0094】(1)セバレート同期信号だけ入力されるとき

図7(A)のP1波形のような水平同期信号が入力され、G信号が同期信号分離部10へ入力される。このとき、同期信号分離部10は、入力されるG信号を所定のレベル電圧と比較して所定のレベル以下の信号を反転増幅出力する。

【0095】このとき、G信号には、同期信号が合成されていないので、図7(A)のP2の波形のようにビデオ信号部分とブランキング部分に分けられる。従って、カウンタ40のエネーブル端EへP2波形が入力されて、これによりカウンタ40がエネーブルされる。

【0096】そして、セバレート同期信号判別部41のフリップフロップ45、46のクロック端に提供される基準クロック信号CLKrefは、約20Hz程度であるので、この基準クロック信号の一つの周期間には水平同期信号が所定の個数が入っていることもある。そして、フリップフロップ45は基準クロックCLKrefの第一番目のライジングエッジで動作され、フリップフロップ46は基準クロックCLKrefの第二番目のライジングエッジで動作される。

【0097】従って、図7(A)のP1波形のような水平同期信号がインパタ47を通じてセバレート同期信号判別部41のフリップフロップ45、46のクリア端CLRに提供されれば、基準クロックCLKrefの二番目のライジングエッジになる前にフリップフロップ45、46は水平同期信号により継続クリアされる。

【0098】従って、フリップフロップ46のQ反転出力端を通じてハイ信号が図7(A)のP4波形のように

カウンタ40のクリア端CLRへ出力されるので、カウンタ40は水平同期信号によりカウントを始める。

【0099】このとき、カウンタ40の所定の時間の間、カウント動作を遂行して第3出力端Q3と第6出力端Q6の出力信号が二つともハイになると、アンドゲート43の出力信号は、図7(A)のP3波形のようにハイ信号になる。

【0100】そして、このアンドゲート43からハイ信号は、インパタ44より反転されてアンドゲート42へ入力されることにより、このアンドゲート42の種出力信号によりカウンタ40の出力が継続ハイ信号を維持するように制御する。

【0101】(2)同期オングリーン信号とセバレート同期信号が同時に入力されるとき

セバレート同期信号と同期オングリーン信号が同時に入力されるとき、ビデオカードの特性上同期オングリーン信号がセバレート同期信号と同じとか、時間上少し遅延が生じる。

【0102】そして、同期オングリーン信号は、同期信号分離部10により所定のレベルとして切断され、反転及び増幅される間にもある程度の遅延が生じる。従って、図7(B)のP1波形のように水平同期信号が入力されるとき、図7(B)のP2波形のように同期信号分離部10から出力される同期信号は所定の期間遅延される。

【0103】従って、カウンタ40のクロック端に提供される水平同期信号(図7(B)のP1)ライジングエッジからカウンタ40のエネーブル端Eへ提供される同期信号分離部10の出力(図7(B)のP2)はロー状態であるので、カウンタ40はクリア端CLRへ入力される信号に関係なくエネーブルされずに、図7(B)のP3波形のように常にロー信号を出力する。

【0104】このとき、セバレート同期信号判別部41の動作は、セバレート同期信号だけ入力されるとき動作のようにハイ信号を出力する。

【0105】(3)同期オングリーン信号だけ入力されるとき

同期オングリーン信号だけ入力される場合には、図7(C)のP1波形のようなロー状態の水平同期信号がインパタ47によりハイ状態に反転されてセバレート同期信号判別部41のフリップフロップ45、46のクリア端CLRへ入力されるので、フリップフロップ45、46はクロック端へ提供される基準クロックCLKrefにより動作されて二番目の基準クロックCLKrefのライジングエッジからフリップフロップ46のQ出力端を通じて図7(C)のP4波形のようなロー信号をカウンタ40へ出力する。

【0106】そして、同期オングリーン信号は、同期信号分離部10により所定のレベルで比較された後、そのレベル以下の信号が反転及び増幅されて図7(C)のP

3 波形のようにカウンタ 40 のエネーブル端 E へ提供されてカウンタ 40 をエネーブルさせる。

【0107】しかし、カウンタ 40 は、セバレート同期信号判別部 41 から出力されるロー信号によりクリアされるので、エネーブル信号に関係無く無条件に図 7 (C) の P 3 波形のようなロー信号をアンドゲート 44 を通じて出力する。

【0108】従って、カウンタ 40 の出力により同期オングリーン信号の有無が判別されるので、クランプ信号のトリガ位置を自動的に制御できるようになる。

【0109】従って、フリップフロップ及びカウンタを構成させてグリーン信号に合成されている同期信号の有無を自動的に判別することにより、クランプ信号のトリガ位置を自動的に制御することができ、手動にスイッチしなければならぬ不便をなくし、また、ユーザーの直接的なクランプ信号の出力信号制御により発生される誤動作を防ぐことができる。

【0110】図 8 は、クランプ信号発生部の他の一実施例として、図 13 を補完したことを示す回路図である。図 13 に示したものと同一な参照符号は、同一部品を示すので、これらに対する説明は省略する。

【0111】さらに詳しくは、モニタに印加される同期信号がセバレート同期信号であるか同期オングリーン信号であるかを判別してハイ/ローレベルの論理信号を出力する同期信号判別部 27 と、一つの入力端は常に正レベルの水平同期信号が入力される他の入力端は同期信号判別部 27 の出力信号が入力される排他的論理和ゲート 26 と、排他的論理和ゲート 26 の出力信号とクロック信号 CLK が入力されて水平同期信号のバックポーチトリガされたクランプ信号を出力するクランプ信号発生部 50 と、排他的論理和ゲート 26 の出力信号とクロック信号が入力されて水平同期信号のフロントポーチで所定の期間遅延されてトリガされたクロック信号を出力する遅延部 51 と、同期信号判別部 27 とクランプ信号発生部 50 及び遅延部 51 の出力に連結されて同期信号判別部 27 の出力によりクランプ信号発生部 50 の出力と遅延部 51 の選択的に出力するクランプ信号選択部 52 とが具備されている。

【0112】クランプ信号発生部 50 内のフリップフロップ 53 では、入力端 D が電源電圧端に連結され、クロック端が排他的論理和ゲート 26 の出力端に連結され、出力端 Q には、カウンタ 54 のクリア入力端 CLR とクランプ信号選択部 52 が同時に連結される。そして、カウンタ 54 の出力端には、インバータ 55 を通じてアンドゲート 56 の一つの入力端とフリップフロップ 53 のクリア入力端 CLR とが同時に連結され、アンドゲート 56 の他の入力端にはクロック端 CLK が連結される。そして、アンドゲート 56 の出力端には、カウンタ 54 のクロック端が連結される。

【0113】また、遅延部 51 内のフリップフロップ 5

7 では、入力端 D は電源電圧端に連結され、クロック端は排他的論理和ゲート 26 の出力端に連結され、出力端 Q にはカウンタ 58 のクリア入力端 CLR が連結され、カウンタ 58 の出力端 Q1 と出力端 Q2 にはアンドゲート 59 の二つの入力端がそれぞれ連結される。そして、アンドゲート 59 の出力端には、インバータ 60 を通じてアンドゲート 61 の一つの入力端と同時にフリップフロップ 57、62 のクリア入力端 CLR が連結される。そして、アンドゲート 61 の他の入力端には、CLK 信号が入力され、アンドゲート 61 の出力端はカウンタ 58 のクロック端に連結される。そして、フリップフロップ 62 の入力端 D は、電源電圧端に連結され、クロック端はカウンタ 58 の出力端 Q1 に連結され、フリップフロップ 62 の出力端 Q はクランプ信号選択部 52 が連結される。

【0114】一方、クランプ信号選択部 52 は、同期信号判別部 27 の出力端がインバータ 63 を通じてアンドゲート 64 の一つの入力端に連結され、ダイレクトでアンドゲート 65 の一つの入力端に連結される。

【0115】そして、アンドゲート 64 の他の入力端には、クランプ信号発生部 50 のフリップフロップ 53 の出力端 Q とカウンタ 54 のクリア端 CLR が連結され、アンドゲート 64 の出力端には論理和ゲート 66 の一つの入力端が連結される。

【0116】そして、アンドゲート 65 の他の入力端には、遅延部 51 のフリップフロップ 62 の出力端 Q が連結され、アンドゲート 65 の出力端には論理和ゲート 66 の他の入力端が連結される。そして、論理和ゲート 66 の出力端を通じてクランプ信号が出力される。

【0117】図 9 は、この発明によるクランプ信号発生部の各部動作状況を示す波形図であり、水平同期信号は、一定の周期を持ち入力される水平同期信号の波形図であり、(A) は同期信号が同期オングリーン信号である場合、排他的論理和ゲート 26 の出力波形図であり、

(B) はクランプ信号発生部 50 のフリップフロップ 53 の出力波形図であり、(C) はクランプ信号発生部 50 のカウンタ 54 の出力波形図であり、(D) はクランプ信号発生部 50 のインバータ 55 からフリップフロップ 53 のクリア端へ出力される波形図である。そして、(E) は同期信号がセバレート同期信号である場合、排他的論理和ゲートの出力波形図であり、(F) は遅延部 51 のフリップフロップ 57 の出力波形図であり、(G) は遅延部 51 のカウンタ 58 第 1 出力端 Q1 の出力波形図であり、(H) は遅延部 51 のアンドゲート 59 の出力波形図であり、(I) は遅延部 51 のインバータ 60 からフリップフロップ 57 のクリア端へ出力される波形図であり、(J) は遅延部 51 のフリップフロップ 62 の出力波形図である。

【0118】このように、構成されたこの発明で同期信号判別部 27 は、モニタに印加される同期進行が (G)

信号に合成された同期オングリーン信号であるか、  
(G) 信号と分離されたセバレート同期信号であるか、あるいは同期オングリーン信号とセバレート同期信号が同時に印加されるかを判別して同期オングリーン信号であるとか、同期オングリーン信号とセバレート同期信号が同時に印加されれば、ローレベルの論理信号を、セバレート同期信号だけ印加せれば、ハイレベルの論理信号を排他的論理和ゲート26の一つの入力端へ出力する。

【0119】一方、排他的論理和ゲート26の他の入力端には、常に正極性の水平同期信号が入力されるので、二つの入力信号中の一つの入力だけハイレベルであると、ハイレベルの論理信号を出力する排他的論理和ゲート特性により同期信号判別部27の出力がハイレベルの論理信号であると、負極性の水平同期信号を、同期信号判別部27の出力がローレベル論理信号であると、正極性の水平同期信号をクランプ信号発生部50のフリップフロップ53のクロック端と遅延部51のフリップフロップ57のクロック端へ出力する。

【0120】このとき、クランプ信号発生部50のフリップフロップ53は、クロック端へ正極性の水平同期信号が入力される場合、動作されることを使用し、遅延部51のフリップフロップ57はクロック端へ負極性の水平同期信号が入力される場合、動作されることを使う。その理由は、クランプ信号発生部50の出力は、水平同期信号のバックボーンでトリガされるクランプ信号を出力しなければならず、遅延部51の出力は水平同期信号のフロントボーンでトリガされるクランプ信号を出力しなければならないためである。

【0121】そして、クランプ信号発生部50のカウンタ54の出力は1 $\mu$ sをカウントするようにセッティングされており、遅延部51のカウンタ58の出力Q1、Q2はそれぞれ280ns、1 $\mu$ sをカウントするようにセッティングされている。

【0122】先ず、モニタが同期オングリーン信号だけ印加されるか、同期オングリーン信号とセバレート同期信号が同時に印加される場合を詳細に見る。同期信号判別部27は、モニタへ同期オングリーン信号だけ印加されるか同期オングリーン信号とセバレート同期信号が同時に印加されれば、ローレベルの論理信号を排他的論理和ゲート26とクランプ信号選択部52のインバータ63を通じてアンドゲート64へ出力し、ダイレクトアンドゲート65へ出力する。

【0123】従って、クランプ信号選択部52のアンドゲート64の出力は、クランプ信号発生部50の出力により変化し、アンドゲート65の出力は遅延部51の出力に関係無く無条件にロー信号を出力する。

【0124】したがって、クランプ信号選択部52の最終出力端を通じて出力されるクランプ信号は、クランプ信号発生部50の出力になる。すなわち、クランプ信号

選択部52は、同期信号判別部27の出力がローであると、クランプ信号発生部50の出力を選択し、同期信号判別部27の出力がハイであると、遅延部51の出力を選択して出力する。

【0125】一方、同期信号判別部27のロー出力が提供される排他的論理和ゲート26の他の入力端には、正極性の水平同期信号が水平同期信号端を通じて、図9の水平同期信号のように提供されているので、排他的論理和ゲート26は図9の水平同期信号の波形と同一な図9(A)のような波形をクランプ信号発生部50のフリップフロップ53と遅延部51のフリップフロップ57のクロック端へ出力する。

【0126】このとき、排他的論理和ゲート26の出力波形がボーリングエッジになる瞬間に遅延部51のフリップフロップ57は、ディスエーブルされ、クランプ信号発生部50のフリップフロップ53の出力Qはハイになってカウンタ54のクリア端CLRとクランプ信号発生部52のアンドゲート64へ出力される。

【0127】このとき、フリップフロップ53のハイ出力は、カウンタ54をクリアさせるので、カウンタ54は図9(B)のように1 $\mu$ s間のカウントする。1 $\mu$ sになると、カウンタ54の出力は図9(C)のようになり、カウンタ54のハイ出力は、インバータ55により図9(D)の用に反転されてアンドゲート56とフリップフロップ53のクリア端へ提供されてカウンタ54をリセットさせ、フリップフロップ53をクリアさせてフリップフロップ53の出力は再びローになる。

【0128】したがって、水平同期信号が入力されるたび毎に前記過程で反復されて1 $\mu$ s幅のクランプ信号が作られるようになり、クランプ信号選択部52の論理和ゲート66の出力端9を通じて図9(B)のように同期信号のバックボーンのトリガされて出力する。

【0129】一方、モニタへセバレート同期信号だけ印加される場合を詳細に見てみる。同期信号判別部27は、モニタへセバレート同期信号だけ印加されれば、ハイレベルの論理信号を排他的論理和ゲート26とクランプ信号選択部52のインバータ63を通じてアンドゲート64へ出力し、ダイレクトでアンドゲート65へ出力する。

【0130】従って、クランプ信号選択部52のアンドゲート64の出力は、クランプ信号発生部50の出力に関係無く無条件にロー信号を出力し、アンドゲート65の出力は遅延部51の出力により変わる。したがって、クランプ信号選択部52の最終出力端を通じて出力されるクランプ信号は、遅延部51の出力になる。

【0131】一方、同期信号判別部27のハイ出力が提供される排他的論理和ゲート26の他の入力端には、正極性の水平同期信号が水平同期信号端を通じて図9の水平同期信号のように提供されているので、排他的論理和ゲート26は図9の水平同期信号の波形が反転された図

9 (E) のような波形をクランプ信号発生部 50 のフリップフロップ 52 と遅延部 51 のフリップフロップ 57 のクロック端へ出力する。

【0132】このとき、排他的論理和ゲート 26 の出力波形が図 9 のようにポーリングエッジになる瞬間にクランプ信号発生部 50 のフリップフロップ 53 は、ディスエーブルされ、遅延部 51 のフリップフロップ 57 の出力 Q はハイになってカウンタ 58 のクリア入力端 CLR とクランプ信号発生部 52 のアンドゲート 65 へ出力される。

【0133】このとき遅延部 61 のフリップフロップ 57 のハカカウンタ 58 をクリアさせるので、カウンタ 58 は図 9 (F) のようにカウントを始める。このとき、カウンタ 58 が 280 ns をカウントするとき、カウンタ 58 の Q1 の出力は、図 9 (G) のようにハイになり、カウンタ 58 の Q1 の出力端のハイ出力はフリップフロップ 58 をエネブルさせてフリップフロップ 62 の出力 Q も図 9 (J) のようにハイになる。

【0134】このとき、カウンタ 58 は、カウントを継続する。その後 1.28  $\mu$ s になると、カウンタ 58 の Q1、Q2 の出力は、図 9 (G)、図 9 (H) のようにすべてハイになってアンドゲート 59 の出力もハイになる。アンドゲート 59 のハイ出力は、インバータ 60 により図 9 (I) のように反転されてアンドゲート 61 のフリップフロップ 57、62 のクリア端へ提供されてカウンタ 58 をリセットさせ、フリップフロップ 57、62 をクリアさせる。

【0135】従って、フリップフロップ 57、62 の出力 Q は、図 9 (J) のように再びローになる。従って、水平同期信号が入力されるたび毎に、前記過程が反復されて 280 ns 遅延され、幅が 1  $\mu$ s であるクランプ信号がクランプ信号がクランプ信号選択部 52 の論理和ゲート 66 の出力端を通じて図 9 (J) のように同期信号のフロントポーチでトリガされて出力される。

【0136】したがって、セパレート同期信号が入力される時、クランプ信号を遅延させる遅延回路と選択部を備えて同期オングリーン信号が入力されれば、正常的に同期信号のバックポーチでトリガされるクランプ信号を出力し、セパレート同期信号だけに入力されれば、同期信号のフロントポーチで所定の時間遅延されてトリガがされるクランプ信号を出力させることにより、ブラン

キングタイミングと同期タイミングが同じ場合に発生できる問題点が解消できる。

【0137】

【発明の効果】以上説明したように、この発明によるクランプ信号の発生制御回路及びその方法によれば、同期オングリーン信号及びセパレート同期信号の入力を判別してこれにより出力される論理信号を用いてクランプ信号のトリガ位置を自動的に制御でき、また、グリーン信号に同期信号が合成されたかの可否を用いることによ

り、クランプ信号のトリガポイントを自動的に転換させることができ、また、遅延回路及び多数のマルチバイブレータを構成させて同期オングリーン信号の有無を自動的に判別することで、クランプ信号のトリガの位置を変更させることもでき、同期信号の状態に関係無く映像信号が常に一定な増幅特性を得ることができ、マルチシンクモニタの受信範囲をひろげることができ、これにより手動でスイッチングする不便を無くしましたユーザーのクランプ信号の出力位置制御の時、発生しうる誤動作を防ぐことができる効果がある。

【図面の簡単な説明】

【図 1】この発明によるクランプ信号の発生制御回路の一実施例を示すブロック図である。

【図 2】この発明によるクランプ信号の発生制御回路の他の実施例を示すブロック図である。

【図 3】図 2 で示したブロック図の要部詳細回路図である。

【図 4】図 4 (A) ~ (H) は、図 2 及び図 3 で示した各部において、映像合成同期信号だけ入力されるか、映像合成同期信号と TTL レベルの同期信号が同時に入力されるとききの波形図である。

【図 5】図 5 (A) ~ (H) は、図 2 及び図 3 で示した各部において、TTL レベルの同期信号だけが入力されるとききの波形図である。

【図 6】図 1 のクランプ信号制御部の詳細回路図である。

【図 7】図 6 で示した各部の動作状態を示す動作波形図である。

【図 8】クランプ信号発生部の実施例を示す詳細回路図である。

【図 9】図 9 (A) ~ (J) は、図 8 で示した各部の動作状態を示す波形図である。

【図 10】一般的なレッド、グリーン、ブルー信号と、水平及び垂直同期信号と、同期信号が合成された例を示す波形図である。

【図 11】従来のクランプ信号の発生制御回路を示すブロック図である。

【図 12】従来の他のクランプ信号の発生制御回路を示すブロック図である。

【図 13】図 11 で示したクランプ信号発生部の従来の詳細回路図である。

【図 14】図 13 で示した各部の動作状態を示す波形図である。

【符号の説明】

17 同期信号分離部

18 同期信号選択部

24 クランプ信号発生部

30 クランプ信号制御部

31 遅延部

32 映像合成同期信号判別部

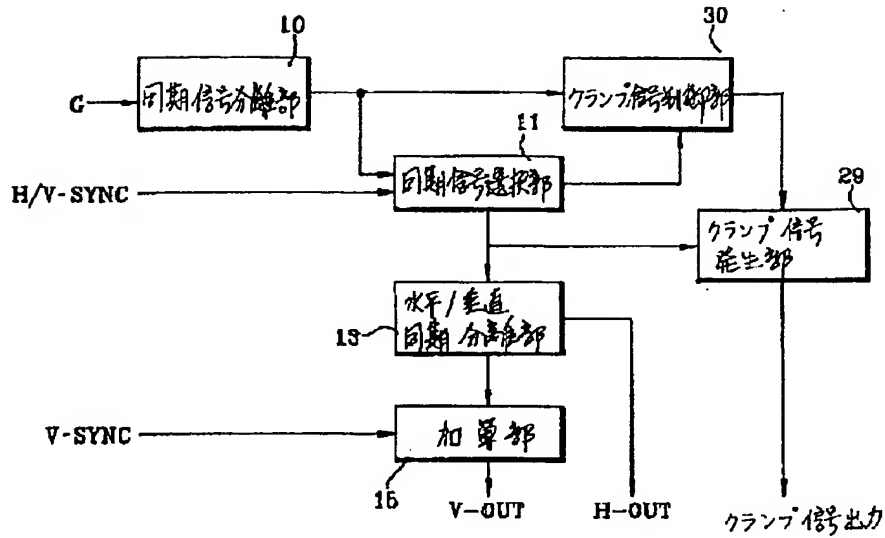
33 同期信号処理部

35 パルス感知部

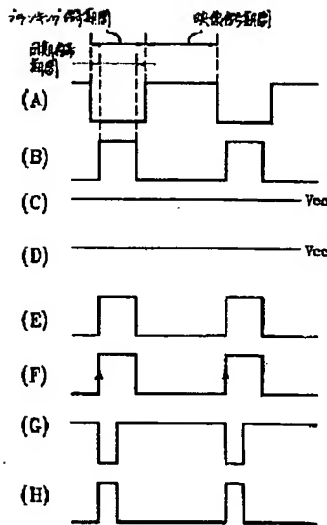
34 パルス変換部

36, 37, 39 マルチバイブレータ

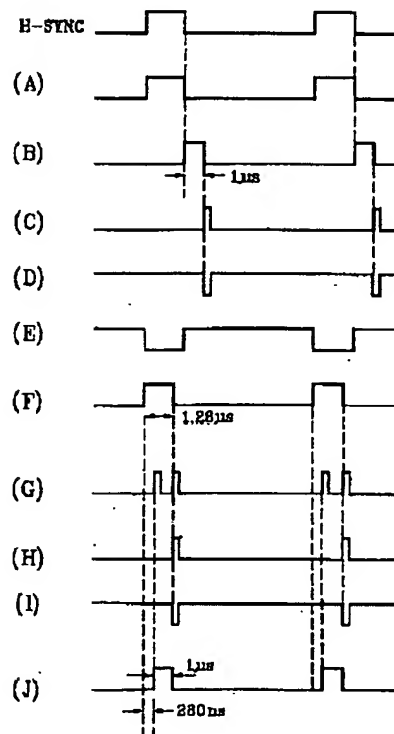
【図1】



【図5】

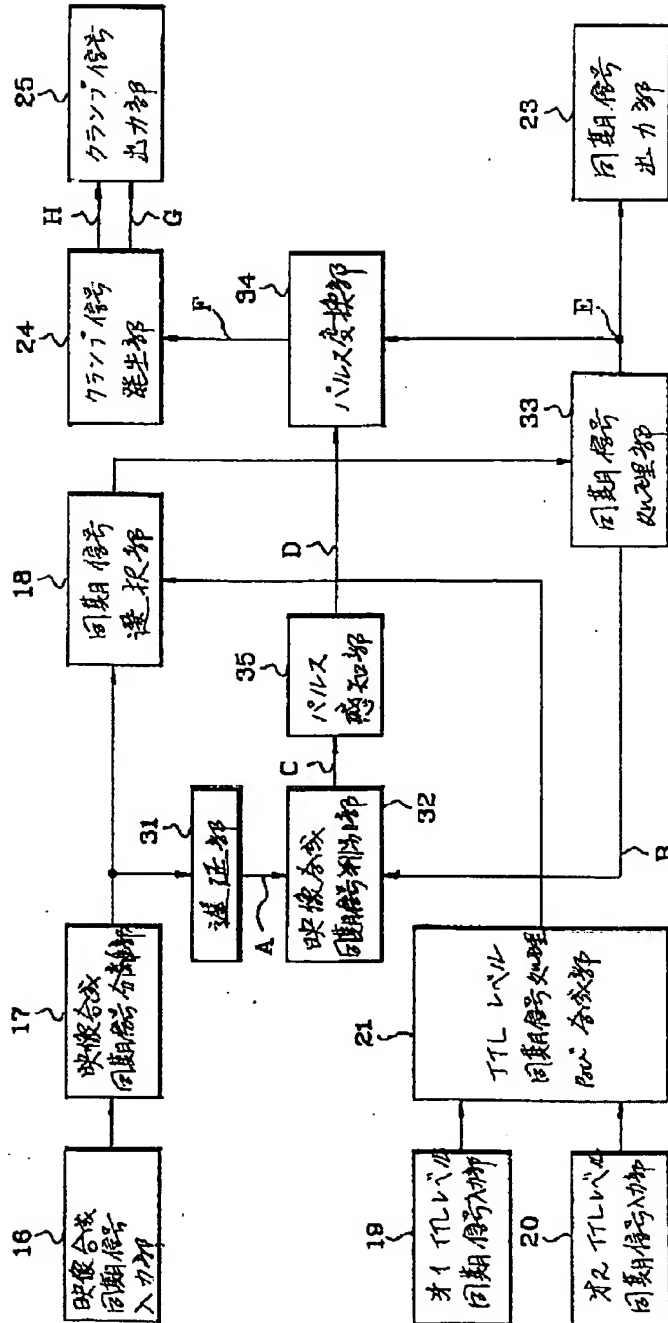


【図9】

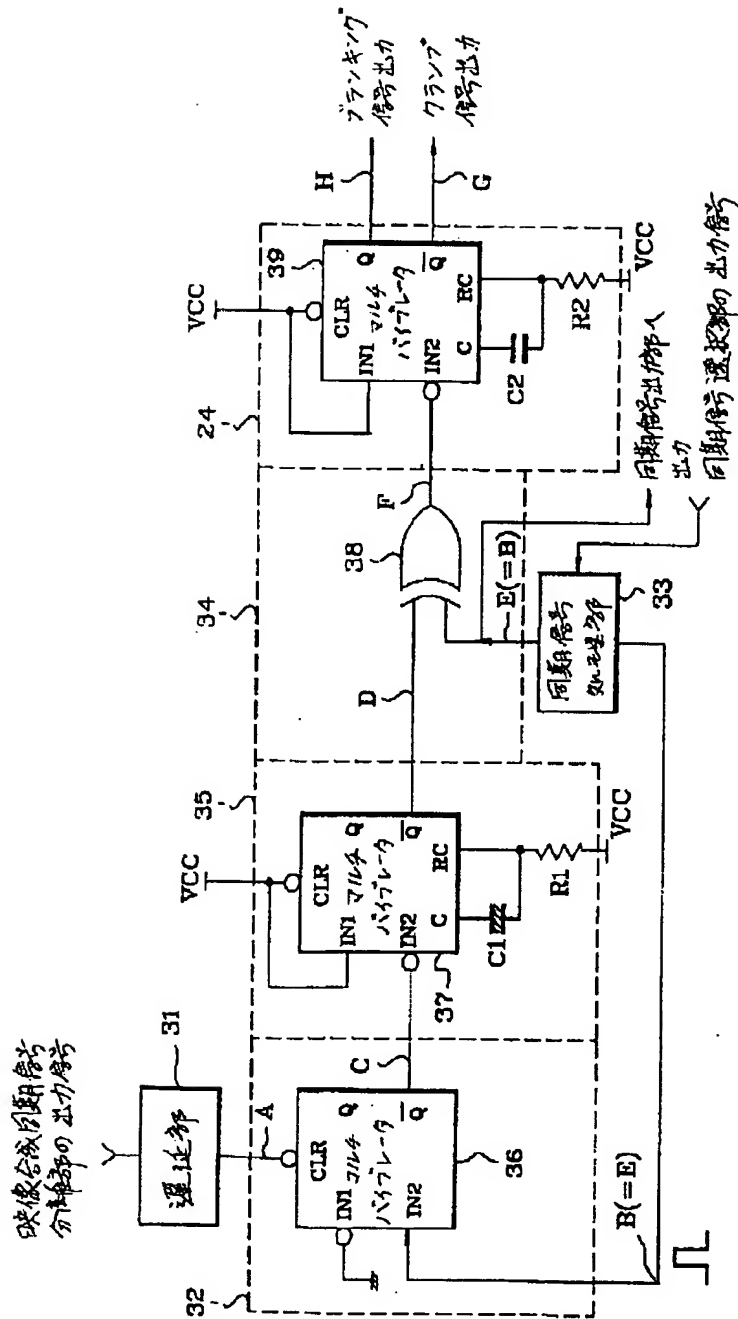




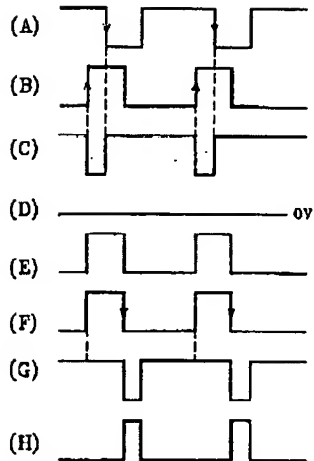
【図2】



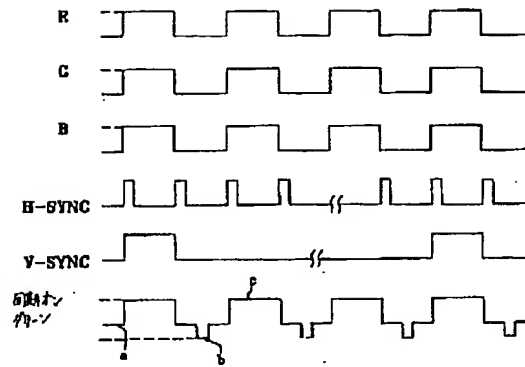
【図3】



【図4】



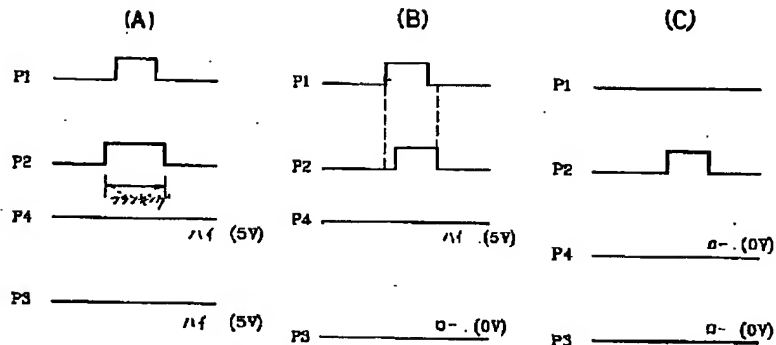
【図10】



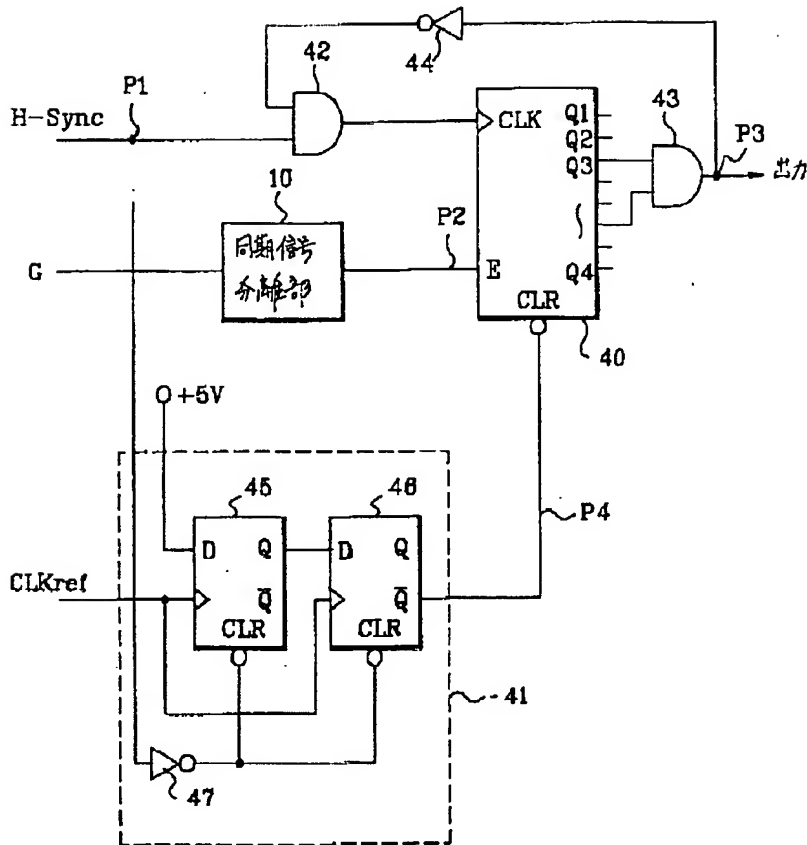
【図14】

| 命令               | ① | ②  | ③ | ①, ④   |
|------------------|---|----|---|--------|
| (A) 同期オン<br>グリーン |   | ロー |   | ①<br>④ |
| (B) セパレート<br>同期  |   | ハイ |   | ①<br>④ |

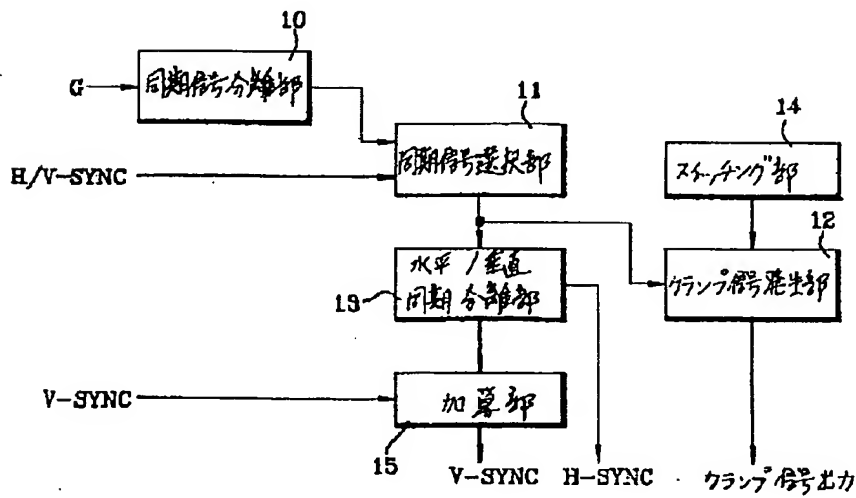
【図7】



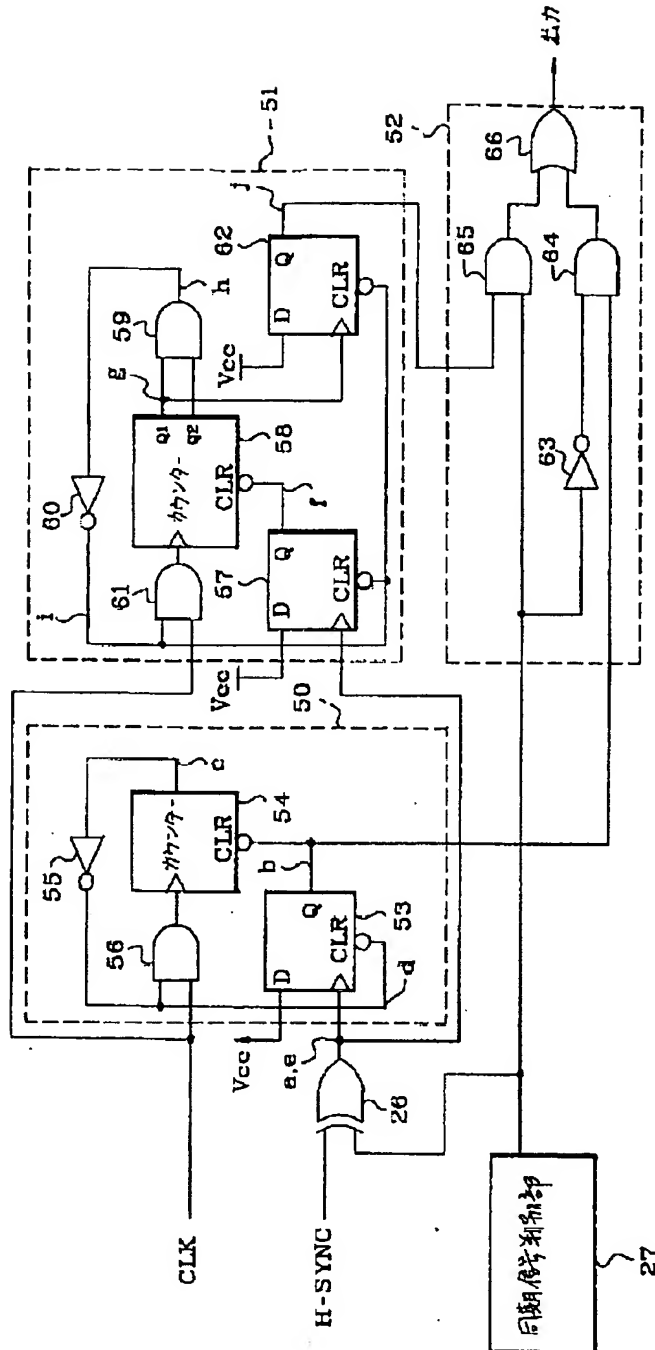
【図6】



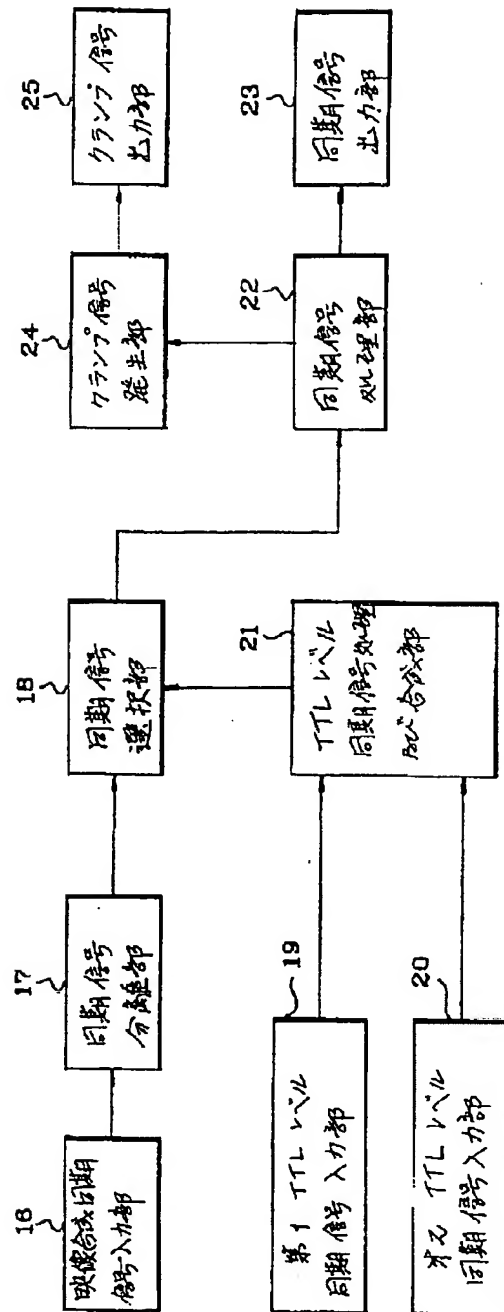
【図11】



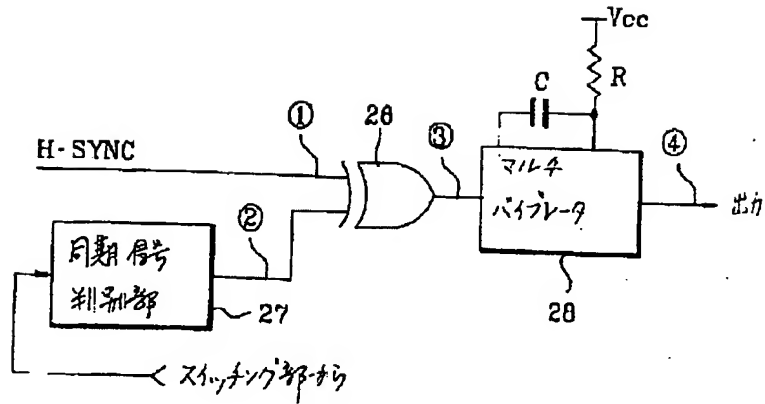
【図8】



【図12】



【図13】



フロントページの続き

(31)優先権主張番号 1993-8546  
 (32)優先日 1993年5月19日  
 (33)優先権主張国 韓国 (KR)

(31)優先権主張番号 1993-8547  
 (32)優先日 1993年5月19日  
 (33)優先権主張国 韓国 (KR)